

PATENT ABSTRACTS OF JAPAN

1

(11)Publication number : 09-114348
 (43)Date of publication of application : 02.05.1997

(51)Int.Cl. G03G 21/14
 B41J 11/42
 G03G 15/01

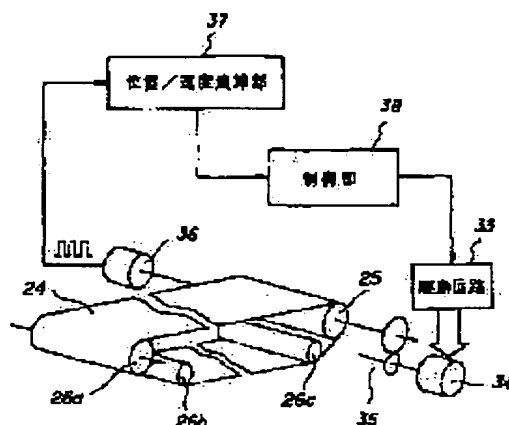
(21)Application number : 07-270384 (71)Applicant : FUJI XEROX CO LTD
 (22)Date of filing : 18.10.1995 (72)Inventor : NOGUCHI TAKESHI

(54) DRIVING CONTROLLER FOR IMAGE FORMING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To accurately control a rotating member and to prevent the density irregularity of an output image and the deviation of registration from occurring by providing a device with a pulse generation means, an arithmetic means and a control means.

SOLUTION: When position/speed data are outputted to a control part 38 from a position/speed arithmetic part 37 every sampling period, the arithmetic result of the arithmetic part 37 is compared with a reference value and an error signal is extracted by the control part 38. A control signal is generated based on the error signal and outputted to a driving circuit 33 so as to control the position and the speed of a recording paper carrying belt 24. Since the moving distance and the average speed of the belt 24 in the respective sampling periods are calculated based on a calculated value obtained by counting an interval between the respective rising edges of encoder pulses whose periods are finished in the respective sampling periods by using a clock pulse and the position and the speed of the belt 24 are controlled based on the calculated result, they are controlled based on the precise data obtained by actual measurement. As the result, the belt 24 is accurately controlled.



LEGAL STATUS

[Date of request for examination] 09.06.1999
 [Date of sending the examiner's decision of rejection] 11.06.2002
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-114348

(43) 公開日 平成9年(1997)5月2日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 G 21/14			G 0 3 G 21/00	3 7 2
B 4 1 J 11/42			B 4 1 J 11/42	M
G 0 3 G 15/01			G 0 3 G 15/01	Y

審査請求 未請求 請求項の数 3 O L (全 13 頁)

(21) 出願番号 特願平7-270384
 (22) 出願日 平成7年(1995)10月18日

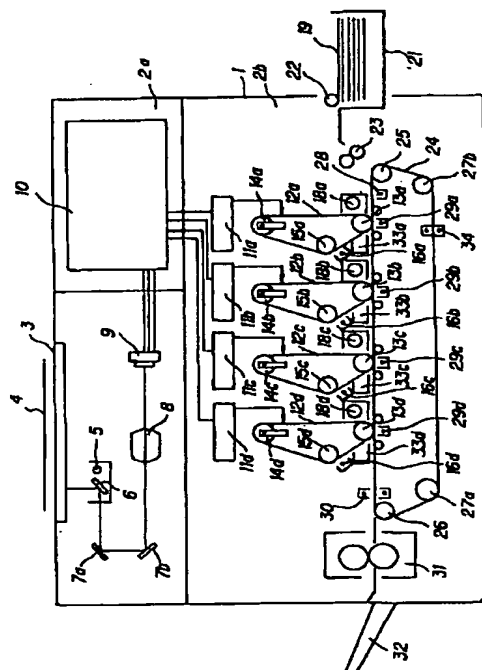
(71) 出願人 000005496
 富士ゼロックス株式会社
 東京都港区赤坂二丁目17番22号
 (72) 発明者 野口 武史
 神奈川県足柄上郡中井町境430 グリーン
 テクナカイ富士ゼロックス株式会社内
 (74) 代理人 弁理士 平田 忠雄

(54) 【発明の名称】 画像形成装置の駆動制御装置

(57) 【要約】

【課題】 回転部材を高い精度で制御して、回転部材の回転変動を抑えることにより画像むらやレジストレーションのずれを防ぐこと。

【解決手段】 各サンプリング周期において周期完了しているエンコードパルスの各立ち上がりエッジ間隔をクロックパルスで計数した計数値から各サンプリング周期の回転部材の移動距離と平均速度を算出し、これに基づいて回転部材24の位置および速度を制御するようにした。



【特許請求の範囲】

【請求項1】 駆動手段から出力される駆動信号に基づいて駆動して回転トルクを発生するトルク発生手段、及び前記トルク発生手段から前記回転トルクを入力して回転する像担持体、転写材搬送体等の回転部材を備えた画像形成装置において、前記回転部材の位置、或いは速度に応じた周期のパルス信号を発生するパルス発生手段と、前記パルス発生手段から発生した前記パルス信号のうち所定のサンプリング周期における周期完了しているパルス信号から前記所定のサンプリング周期における前記回転部材の移動距離と平均速度を演算する演算手段と、前記演算手段の演算結果に基づいて前記駆動手段を制御して前記駆動信号を出力させることにより前記回転部材の位置および速度を制御する制御手段を備えていることを特徴とする画像形成装置の駆動制御装置。

【請求項2】 前記演算手段は、前記所定のサンプリング周期において周期完了しているパルス信号の立ち上がりエッジ間隔にわたってクロックパルスを計数するパルス計数手段と、前記パルス計数手段で計数された計数値を記憶する記憶手段と、前記パルス信号の1パルスあたりの移動距離と前記所定のサンプリング周期における周期完了している前記パルス信号との数の積によって前記所定のサンプリング周期における前記回転部材の移動距離を算出し、前記記憶手段に記憶されている前記所定のサンプリング周期の全ての計数値を加算して加算値を算出すると共に、前記回転部材の移動距離を前記クロックパルスの周期と前記加算値の積で除算することにより前記所定のサンプリング周期間における前記回転部材の平均速度を算出する位置／速度演算手段を備えている構成の請求項1の画像形成装置の駆動制御装置。

【請求項3】 前記パルス発生手段は、ロータリエンコーダ、或いは前記回転部材に等間隔に形成されたマーク、及び当該マークを読み取るマーク読取装置から構成される請求項1の画像形成装置の駆動制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、像担持体、或いは転写材搬送体等の回転部材の駆動を制御する画像形成装置の駆動制御装置に関し、特に、回転部材を高い精度で制御できるようにして、出力画像の濃度ムラや、レジストレーションのずれの発生を防ぐようにした画像形成装置の駆動制御装置に関する。

【0002】

【従来の技術】レーザプリンタや、複写機等、静電画像形成プロセスを利用する画像形成装置にあっては、感光体ドラム、転写ドラム、中間転写ベルト等の像担持体や、転写ベルト等の転写材搬送体といった回転部材を備えており、この回転部材の位置および速度変動を抑制して、出力画像上の濃度ムラや、レジストレーションのず

れを防ぐことが重要な課題になっている。

【0003】そこで、このような回転部材の位置および速度変動を抑制する、従来の画像形成装置の駆動制御装置として、例えば、米国特許第5,237,251号に示されるものがある。

【0004】この画像形成装置の駆動制御装置は、ベルト状回転部材にロータリエンコーダを取り付け、ロータリエンコーダから発生するエンコーダパルスからサンプリング周期のベルト状回転部材の位置および速度を算出して、この算出結果に基づいてベルト状回転部材を制御するようにしている。

【0005】サンプリング周期のベルト状回転部材の位置および速度の算出は、図15に示すように、サンプリング周期 S_n のエンコーダパルス周期をクロックパルスで計数した最新の値 T_n を記憶しておき、サンプリング周期 S_n の最後のエンコーダパルスの立ち上がりエッジからサンプリング周期 S_n の終了時刻までをクロックパルスで計数し(計数値 Δt_n)、 $\Delta t_n / T_n = \alpha$ ($1 > \alpha > 0$)を求めることによって行う。そして、(1)サンプリング周期に周期完了したエンコーダパルス数 N と $\Delta t_n / T_n$ を加えることによりサンプリング周期 S_n 間のエンコーダパルス数($N + \alpha$)を算出し、(2)エンコーダパルス数($N + \alpha$)に1エンコーダパルスあたりの移動距離を乗じてサンプリング周期 S_n のベルト状回転部材の移動距離を算出し、(3)エンコーダパルス数($N + \alpha$)をサンプリング周期 S_n によって除算してサンプリング周期 S_n のエンコーダパルスの平均周波数を算出し、更にこれに変換計数をかけてサンプリング周期 S_n の平均速度を算出している。

【0006】

【発明が解決しようとする課題】しかし、従来の画像形成装置の駆動制御装置によると、 $\Delta t_n / T_n = \alpha$ に基づいてサンプリング周期の移動距離や平均速度を算出しているため、サンプリング周期 S_n の終了時点において周期完了していないエンコーダパルスの周期が T_n と等しければ、 $\Delta t_n / T_n = \alpha$ は最後に1周期を完了したエンコーダパルスと、その終了時刻からサンプリング周期 S_n の終わりまでのエンコーダパルスの比を正確に表すものになるが、実際には回転部材には速度変動があり、エンコーダパルス周期は時間と共に変化するため、エンコーダパルスの比、即ち、エンコーダパルス数の小数点を正確に表したものににならない。従って、このような不正確な検出値を用いた制御では、像担持体や転写材搬送体等の回転部材を高精度に制御することができず、出力画像の濃度ムラや、レジストレーションのずれを招く恐れがある。

【0007】従って、本発明の目的は、回転部材を高い精度で制御できるようにして、出力画像の濃度ムラや、レジストレーションのずれの発生を防ぐことができる画像形成装置の駆動制御装置を提供することである。

【0008】

【課題を解決するための手段】本発明は上記問題点に鑑み、回転部材を高い精度で制御できるようにして、出力画像の濃度ムラや、レジストレーションのずれの発生を防ぐため、回転部材の位置、或いは速度に応じた周期のパルス信号を発生するパルス発生手段と、パルス発生手段から発生したパルス信号のうち所定のサンプリング周期における周期完了しているパルス信号から所定のサンプリング周期における回転部材の移動距離と平均速度を演算する演算手段と、演算手段の演算結果に基づいて駆動手段を制御して駆動信号を出力させることにより回転部材の位置および速度を制御する制御手段を備えた画像形成装置の駆動制御装置を提供するものである。

【0009】上記演算手段は、所定のサンプリング周期において周期完了しているパルス信号の立ち上がりエッジ間隔にわたってクロックパルスを計数するパルス計数手段と、パルス計数手段で計数された計数値を記憶する記憶手段と、パルス信号の1パルスあたりの移動距離と所定のサンプリング周期において周期完了しているパルス信号の数との積によって所定のサンプリング周期における回転部材の移動距離を算出し、記憶手段に記憶されている所定のサンプリング周期の全ての計数値を加算して加算値を算出すると共に、回転部材の移動距離をクロックパルスの周期と加算値の積で除算することにより所定のサンプリング周期間における回転部材の平均速度を算出する位置/速度演算手段を備えている。

【0010】上記パルス発生手段は、ロータリエンコーダ、或いは回転部材に等間隔に形成されたマーク、及び当該マークを読み取るマーク読取装置から構成されていることが好ましい。

【0011】

【発明の実施の形態】以下、本発明の画像形成装置の駆動制御装置を添付図面を参照しながら詳細に説明する。

【0012】図1には、本発明の第1の実施の形態における画像形成装置の構成が示されている。この画像形成装置1は、プラテンガラス3上に搭載された原稿4を読み取る画像読取部2aと、読み取った画像を記録紙19に記録する画像記録部2bより構成されている。

【0013】画像読取部2aは、原稿4を照射するための光源5と、原稿4の反射光を結像レンズ8に導く走査ミラー6、及び反射ミラー7a、7bと、結像レンズ8で集束された反射光を入射すると共にその光をR、G、Bのフィルタを使用して色分解して読み取るCCDセンサ9と、CCDセンサ9から出力される画像信号をY（イエロー）、M（マゼンタ）、C（シアン）、BK（ブラック）に補色分解して図示しないメモリに保存する画像処理部10を有している。

【0014】画像記録部2bは、画像処理部10のメモリに記憶された画像データに基づいて変調されたレーザ光を出射するレーザ光源、及びその出射光を偏向する回

転多面鏡等を有したレーザ光走査ユニット11a～11dと、駆動ロール13a～13d、テンションロール14a～14dおよびアイドラロール15a～15dに張架され、レーザ光の露光を受けながら回転して表面に静電潜像を形成するベルト状感光体12a～12dと、ベルト状感光体12a～12dに潜像形成に必要な電荷を与える帯電器16a～16dと、ベルト状感光体12a～12dに形成された静電潜像をトナー現像する現像機18a～18dと、給紙トレイ21から給紙ロール22を介して給紙される記録紙19を所定のタイミングで送出するレジストロール23と、駆動ロール25、テンションロール26およびアイドラロール27a、27bに張架され、レジストロール23から送出される記録紙19を搬送する記録紙搬送ベルト24と、記録紙搬送ベルト24に所定の電荷を与えて記録紙19を静電的に吸着させる吸着用帯電器28と、記録紙搬送ベルト24を介して搬送される記録紙19にベルト状感光体12a～12dのトナー像を転写する転写用帯電器29a～29dと、転写が済んだ記録紙19を記録紙搬送ベルト24から剥離する剥離用帯電器30と、記録紙19の転写像を定着した後排出トレイ32に排出する定着器31と、記録紙搬送ベルト24を除電する除電用帯電器34を有している。

【0015】図2には、上記第1の実施の形態における記録紙搬送ベルト24の駆動を制御する画像形成装置の駆動制御装置の構成が示されている。この駆動制御装置は、駆動回路33から出力される駆動信号に基づいて回転トルクを発生するモータ34と、モータ34から発生する回転トルクを記録紙搬送ベルト24の駆動ロール25に伝達する減速ギア35と、駆動ロール25の回転軸に接続され、記録紙搬送ベルト24の位置、或いは速度に応じた周期のパルス信号を発生するロータリエンコーダ36と、ロータリエンコーダ36から発生したエンコーダパルスのうち所定のサンプリング周期間における周期完了しているエンコーダパルスから所定のサンプリング周期間における記録紙搬送ベルト24の移動距離と平均速度を演算する位置/速度演算部37と、位置/速度演算部37の演算結果と基準値を比較して誤差信号を抽出し、この誤差信号から制御信号を生成する制御部38と、制御部38から出力される制御信号を電力増幅して駆動信号としてモータ34に与える駆動回路33より構成されている。

【0016】モータ34は、低コストおよび高精度で駆動されることが望ましく、例えば、シャフトに歯切り加工を施したDCブラシレスモータ、或いはステッピングモータを使用する。ステッピングモータを使用する場合には、回転速度変動と消費電力を小さくするため、負荷トルクを考慮しながら可能な限り小さな電流値で定電流駆動する。

【0017】減速ギア35は、例えば、歯当たりが良

く、トルク変動を伝達しにくいボリアセタール (POM) で構成されたヘリカルギアを使用する。

【0018】位置/速度演算部37は、図3に示すように、D-フリップフロップ (以下、D-F/Fという) 39、40、41とNAND回路42を含み、クリア信号と割り込み要求信号を発生する第1の信号発生回路43と、D-F/F44、45、46とNAND回路47を含み、クリア信号とカウンタトリガ信号を発生する第2の信号発生回路48と、クロックパルスを計数するクロックカウンタ49と、ロータリエンコーダ36から発生するエンコーダパルスを計数して、エンコーダパルス番号として出力するエンコーダカウンタ50と、エンコーダカウンタ50のエンコーダパルス番号を復号して、エンコーダパルス番号に応じた出力端子からメモリトリガ信号を出力するデコーダ51と、デコーダ51のメモリトリガ信号によってトリガされ、クロックカウンタ49の計数値を読み取って記憶するD/F-Fより成る記憶回路520、521、522、...52nと、記憶回路520、521、522、...52nの1つの選択するデータセクタ53と、D-F/F39から割り込み要求信号を入力する、つまり、サンプルパルスの立ち上がりを検出すると、データセクタ53を介して記憶回路520、521、522、...52nの記憶内容を順に選択して読み出し、読み出したデータに基づいて所定の演算を行ってサンプリング周期における記録紙搬送ベルト24の移動距離 X_n と平均速度 V_n を算出するCPU54を備えて構成されている。

【0019】第1の信号発生回路43は、サンプルパルスの立ち上がり時にクリア信号を発生してエンコーダカウンタ50および記憶回路520、521、522、...52nをクリアし、第2の信号発生回路48は、エンコーダパルスの立ち上がり時にクリア信号を発生してクロックカウンタ49をクリアするように構成されている。このため、クロックカウンタ49はエンコーダパルスの各周期にわたってクロックパルスを計数し、エンコーダカウンタ50はサンプルパルスの各周期にわたってエンコーダパルスを計数することになる。また、記憶回路520、521、522、...52nはサンプルパルスの各周期における各エンコーダパルスの各周期のクロックパルス数をそれぞれ記憶する。

【0020】CPU54は、記憶回路520、521、522、...52nから各エンコーダパルスの各周期のクロックパルス計数値を順に読み出しながら全ての計数値を加算する (この加算値を N_n とする)。そして、
(1) 1エンコーダパルスあたりの移動距離×サンプルパルス1周期における周期終了したエンコーダパルス個数によりサンプリング周期における記録紙搬送ベルト24の移動距離 X_n を算出し、(2) 移動距離 X_n ÷(クロックパルス周期×加算値 N_n)によりサンプリング周期における記録紙搬送ベルト24の平均速度 V_n を算出す

る。

【0021】位置速度演算部37、および制御部38は、通常、図4の(a)に示すように、画像形成装置1のフロントパネル55の内部に設けられるが、図4の(b)に示すように、画像形成装置1がリモートコントロール可能な計算機56が接続されている場合には、計算機56に前述した機能を持たせて代用させることもできる。

【0022】図5には、クロックパルスCLKと、ロータリエンコーダ36から出力されるエンコーダパルスENCODERと、制御部38から出力されるサンプルパルスSAMPLEと、サンプリング周期における周期完了している各エンコーダパルスのクロックパルス数に基づいて得られる位置/速度データDATAが示されている。

【0023】以下、上記第1の実施の形態における記録紙搬送ベルト24の駆動制御の動作について、図6、および図7を参照しながら説明する。

【0024】画像読取部2aにおいて原稿4の画像が読み取られると、ベルト状感光体12a~12dに静電潜像が形成され、現像機18a~18dがこれらの静電潜像をトナー現像する。同時に、制御部38から所定の制御信号が出力され、駆動回路33が制御信号に応じた駆動信号でモータ34を駆動する。モータ34が駆動すると、その回転トルクが減速ギア35を介して駆動ロール25に伝達され、記録紙搬送ベルト24を所定の速度で回転させる。

【0025】記録紙搬送ベルト24が回転すると、ロータリエンコーダ36から記録紙搬送ベルト24の位置、或いは速度に応じた周期のエンコーダパルスが出力され、位置/速度演算部37に入力される。

【0026】位置/速度演算部37では、エンコーダパルスの立ち上がりエッジを検出すると (S_1)、エンコーダカウンタ50がこれまでの計数値に1を加算して (S_2)、この計数値をエンコーダパルス番号としてデコーダ51に出力する。デコーダ51はエンコーダパルス番号を復号して、エンコーダパルス番号に応じた出力端子 $Y_0 \sim Y_n$ の1つからメモリトリガ信号を出力し、記憶回路520、521、522、...52nの1つをトリガする。一方、クロックカウンタ49は1つ前のエンコーダパルスの立ち上がりエッジ検出時からクロックパルスを計数しており、トリガされた記憶回路520、521、522、...52nがクロックカウンタ49のクリア直前の計数値を読み取って記憶する (S_3)。その後、第2の信号発生回路48からクリア信号が発生され、クロックカウンタ49の計数値がリセットされる (S_4)。その後、クロックパルスを計数し、同じように、次にエンコーダパルスの立ち上がりエッジが検出されるまでクロックパルスを計数する (S_5)。このようにして各エンコーダパルスの各周期にわたってクロックパルスを計数して、各計数値を順に記憶回路520、5

21、522、・・・52n に記憶させてゆく。例えば、図5において、サンプリング周期S1をみると、その周期より僅かに先行する時限Aにある3個のエンコーダパルスの各周期のクロックパルス数が記憶回路520、521、522に記憶される。

【0027】一方、制御部38からサンプルパルスを入力すると(S10)、D-F/F39からCPU54に割り込み要求信号が出力される(S11)。CPU54は割り込み要求信号を入力すると、記憶回路520、521、522、・・・52n から各エンコーダパルスの各周期のクロックパルス計数値を順に読み出しながら全ての計数値を加算する(S12)。そして、(1) 1エンコーダパルスあたりの移動距離×サンプルパルス1周期における周期終了したエンコーダパルス個数によりサンプリング周期における記録紙搬送ベルト24の移動距離Xnを算出し、(2) 移動距離Xn÷(クロックパルス周期×加算値Nn)によりサンプリング周期における記録紙搬送ベルト24の平均速度Vnを算出する(S13)。例えば、図5において、サンプリング周期S1をみた場合、前述した時限Aの各エンコーダパルスのクロック数に基づく算出結果が位置/速度データA'として得られる。この位置/速度データは制御部38に出力される。この後、第1のクリア信号発生回路43からクリア信号が発生され、エンコーダカウンタ50と各記憶回路520、521、522、・・・52nの記憶内容がリセットされ(S14)、CPU54の割り込み処理が終了する(S15)。

【0028】このようにしてサンプリング周期S1、S2、・・・毎に位置/速度演算部37から制御部38に位置/速度データが出力されると、制御部38は位置/速度演算部37の演算結果と基準値を比較して誤差信号を抽出し、この誤差信号から制御信号を生成して駆動回路33に出力して、記録紙搬送ベルト24の位置および速度を制御する。

【0029】このように本実施の形態では、各サンプリング周期において周期完了しているエンコーダパルスの各立ち上がりエッジ間隔をクロックパルスで計数した計数値から各サンプリング周期の記録紙搬送ベルト24の移動距離と平均速度を算出し、これに基づいて記録紙搬送ベルト24の位置および速度を制御するため、実測で得た正確なデータに基づく制御が行え、記録紙搬送ベルト24を高い精度で制御できるようになる。このため、出力画像の濃度ムラや、レジストレーションのずれの発生を防ぐことができる。

【0030】以上の実施例では、記録紙搬送ベルト24の位置および速度に応じたパルス周期のパルスを発生させるパルス発生手段を、ロータリエンコーダによって構成したが、例えば、図8に示すように、記録紙搬送ベルト24の端部に形成された等間隔のマーク57と、発光素子と受光素子の組み合わせによって成り、マーク57を

検出するマーク検出器58によって構成しても良い。このような構成では、記録紙搬送ベルト24の動きを直接検出しているので、より高精度な駆動制御を実現することができる。また、マーク検出器58はラインイメージセンサで構成しても良い。また、位置/速度演算部36は、データ処理時間に対して十分高速動作を行うCPU54を用いることができる場合には、図9に示すように、エンコーダパルスの立ち上がりエッジ毎にカウンタ49からクロックパルスの計測値を読み取ってメモリに記憶する作業をCPU54で実行させるようにしても良い。この場合、回路構成を簡素化することができ、低コスト化が図れる。

【0031】図10には、本発明の第2の実施の形態に係る画像形成装置の駆動制御装置の構成が示されている。この画像形成装置は、画像データに基づいて変調されたレーザ光を出射するレーザ光源、及びその出射光を偏向する回転多面鏡等を有したレーザ光走査ユニット59と、後述する感光体駆動機構から駆動力を受けて副走査方向に回転する感光体ドラム60と、感光体ドラム60を帯電する帯電器61と、感光体ドラム60に形成された静電潜像をトナー現像する現像機62と、回転トルクを発生すると共にフレーム71に位置決めされたモータ63、及びモータ63から発生する回転トルクを感光体ドラム60に伝達するトルク伝達機構64より成る感光体駆動機構と、感光体ドラム60の位置、或いは速度に応じた周期のパルス信号を発生するロータリエンコーダ65と、記録紙67を感光体ドラム60の転写部に給紙する給紙装置66と、転写部に導かれた記録紙67に感光体ドラム60のトナー像を転写する転写器68と、記録紙67の転写像を定着する定着器69と、転写像の定着が済んだ記録紙が排出される排出トレイ70を備えて構成されている。

【0032】図11には、上記第2の実施の形態における画像形成装置の駆動制御装置のフィードバック制御系の構成が示されている。この駆動制御装置は、感光体ドラム60の回転に伴ってロータリエンコーダ65から発生するエンコーダパルスを第1の実施の形態で説明した位置/速度演算部37が入力することにより、感光体ドラム60のサンプリング周期の移動距離と平均速度を算出すると共に、この算出結果に基づいて制御部38が駆動回路73介して感光体ドラム60を制御するように構成されている。位置/速度制御部37の回路構成は、第1の実施の形態で説明した通りなので、ここでの説明は省略する。

【0033】トルク伝達機構64は、ギアトレイン、又はタイミングベルトを使用し、帯電器61、現像機62、給紙装置66、転写器68、および定着器69が必要とする回転数に合わせて速度の調整を行う。ギアには歯当たりにより発生する回転変動を抑えて高精度駆動を確保するためにポリアセタール(POM)成形材料のへ

リカルギアを使用する。タイミングベルトには歯当たりにより発生する回転変動周波数を高くして高精度駆動を確保するため、負荷トルクを考慮しながら可能な限りピッチの小さなものを使用する。負荷トルクが小さい場合には、タイミングベルトの代わりにスチールベルトを使用すると歯当たりによる回転変動がなくなるので更に高精度な駆動が実現可能である。

【0034】タイミングベルトおよびスチールベルトを用いる場合には、図12の(a)、(b)に示すようなベルトテンショナーが使用される。このベルトテンショナーは、フレーム71aに固定されたベース71aと、ベルト78と接して回転するローラ76を先端に有したロッド部76aと、ロッド部76aを矢印方向に摺動自在に支持する摺動部77と、ロッド部76aの後端とベース71aとの間に取り付けられる弾性部材79を有し、弾性部材79の弾性変形によって常に所定の張力がベルト78に付与されるように構成されている。

【0035】この第2の実施の形態の構成でも、第1の実施の形態と同様に、実測で得た正確なデータに基づく制御を行うため、感光体ドラム60を高い精度で制御することができ、その結果、出力画像の濃度むらや、レジストレーションのずれの発生を防ぐことができる。

【0036】図13には、本発明の第3の実施の形態に係る画像形成装置の構成が示されている。この実施の形態の画像形成装置は、モータ80から回転トルクを受けて駆動し、記録紙を矢印方向に供給する供給ロール81と、モータ82から回転トルクを受けて駆動し、供給ロール81から供給された記録紙を搬送する記録紙搬送ベルト83と、記録紙搬送ベルト83に記録紙を吸着させる吸着器84と、モータ85a~85dから減速ギア86a~86dを介して駆動される感光体ドラム87a~87dと、感光体ドラム87a~87dを露光して表面に静電潜像を形成するレーザ光走査ユニット88a~88dと、感光体ドラム87a~87dの静電潜像をトナー現像するY、M、C、BKの現像機89a~89dと、記録紙搬送ベルト83を介して搬送される記録紙に各感光体ドラム87a~87dに形成されたカラートナー像を転写する転写ロール90a~90dと、静電潜像形成前に感光体ドラム87a~87dを帯電する帯電器91a~91dと、転写が終了した記録紙の転写像を定着する定着ロール92を有して構成されている。

【0037】このような画像形成装置において、記録紙搬送ベルト83を駆動するモータ82、およびY、M、C、BKの感光体ドラム87a~87dをそれぞれ駆動するモータ85a~85dを、前述した駆動制御装置によって実測で得た各サンプリング周期におけるエンコーダパルスの各立ち上がりエッジ間隔のクロックパルス数に基づいて制御すれば、記録紙搬送ベルト83、および各感光体ドラム87a~87dをそれぞれ高精度に制御することができ、各々の回転変動を抑制することができ

る。このため、出力画像の色むらやカラーレジストレーションのずれを防ぐことができる。

【0038】また、図14に示すように、モータ94によって駆動する中間転写ベルト93を使用するカラー画像形成装置に駆動制御装置を適用することによって、モータ95によって回転する供給ロール96によって2次転写地点に供給された記録紙に、2次転写ロール97によりカラートナー像を転写する際のカラートナー像の色むらや、カラーレジストレーションのずれを防ぐこともできる。

【0039】

【発明の効果】以上説明した通り、本発明の画像形成装置の駆動制御装置によると、各サンプリング周期において周期完了しているエンコーダパルスの各立ち上がりエッジ間隔をクロックパルスで計数した計数値から各サンプリング周期の回転部材の移動距離と平均速度を算出し、これに基づいて回転部材の位置および速度を制御するようにしたため、回転部材を高い精度で制御できるようになり、その結果、回転部材の回転変動を抑えて、画像むらやレジストレーションのずれを防ぐことができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す説明図。

【図2】第1の実施の形態に係る駆動制御装置の構成を示す説明図。

【図3】第1の実施の形態に係る位置/速度演算部の回路構成を示す説明図。

【図4】第1の実施の形態に係る駆動制御装置の配置を示す説明図。

【図5】第1の実施の形態に係る各パルス信号とデータを示すタイミングチャート。

【図6】第1の実施の形態に係る動作を示すフローチャート。

【図7】第1の実施の形態に係る動作を示すフローチャート。

【図8】第1の実施の形態に係る変形例を示す説明図。

【図9】第1の実施の形態に係る他の変形例を示す説明図。

【図10】本発明の第2の実施の形態を示す説明図。

【図11】第2の実施の形態に係る駆動制御装置の構成を示す説明図。

【図12】第2の実施の形態に係るトルク伝達機構のベルトテンショナーを示す説明図。

【図13】本発明の第3の実施の形態を示す説明図。

【図14】第3の実施の形態の変形例を示す説明図。

【図15】従来の画像形成装置の駆動制御装置のパルス処理方法を示すタイミングチャート。

【符号の説明】

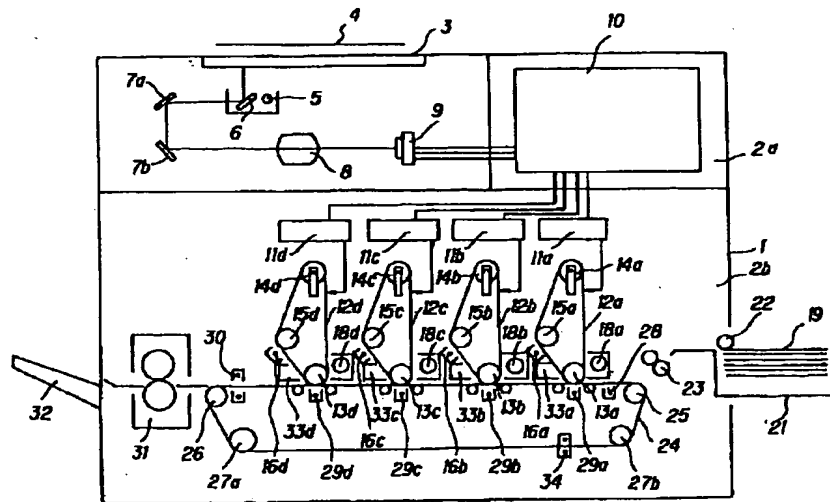
1 画像形成装置

2 a 画像読取装置

2 b 画像記録装置
 3 プラテン
 4 原稿
 5 光源
 6 走査ミラー
 7 a、7 b 反射ミラー
 8 結像レンズ
 9 CCDセンサ
 10 画像処理部
 11 a～11 d レーザ光走査ユニット
 12 a～12 d ベルト状感光体
 13 a～13 d 駆動ロール
 14 a～14 d テンションロール
 15 a～15 d アイドラーロール
 16 a～16 d 帯電器
 18 a～18 d 現像機
 19 記録紙
 21 給紙トレイ
 22 給紙ロール
 23 レジストロール
 24 記録紙搬送ベルト
 25 駆動ロール
 26 テンションロール
 27 a、27 b アイドラーロール
 28 吸着用帯電器
 29 a～29 d 転写用帯電器
 30 剥離用帯電器
 31 定着器
 32 排出トレイ
 33 駆動回路
 34 モータ
 35 減速ギア
 36 ロータリエンコーダ
 37 位置/速度演算部
 38 制御部
 39 D-フリップフロップ
 40 D-フリップフロップ
 41 D-フリップフロップ
 42 NAND回路
 43 第1の信号発生回路
 44 D-フリップフロップ
 45 D-フリップフロップ
 46 D-フリップフロップ
 47 NAND回路
 48 第2の信号発生回路
 49 クロックカウンタ

51 デコーダ
 52₁～52_n 記憶回路
 53 データセクタ
 54 CPU
 55 フロントパネル
 56 計算機
 57 マーク
 58 マーク検出器
 59 レーザ光走査ユニット
 10 60 感光体ドラム
 61 帯電器
 62 現像機
 63 モータ
 64 トルク伝達機構
 65 ロータリエンコーダ
 66 給紙装置
 67 記録紙
 68 転写器
 69 定着器
 20 70 排出トレイ
 71 フレーム
 73 駆動回路
 76 ローラ
 76 a ロッド部材
 77 摺動部
 78 ベルト
 79 弾性部材
 80 モータ
 81 供給ロール
 30 82 モータ
 83 記録紙搬送ベルト
 84 吸着器
 85 a～85 d モータ
 86 a～86 d 減速ギア
 87 a～87 d 感光体ドラム
 88 a～88 d レーザ光走査ユニット
 89 a～89 d 現像機
 90 a～90 d 転写ロール
 91 a～91 d 帯電器
 40 92 定着ロール
 93 中間転写ベルト
 94 モータ
 95 モータ
 96 供給ロール
 97 2次転写ロール

【図1】



【図2】

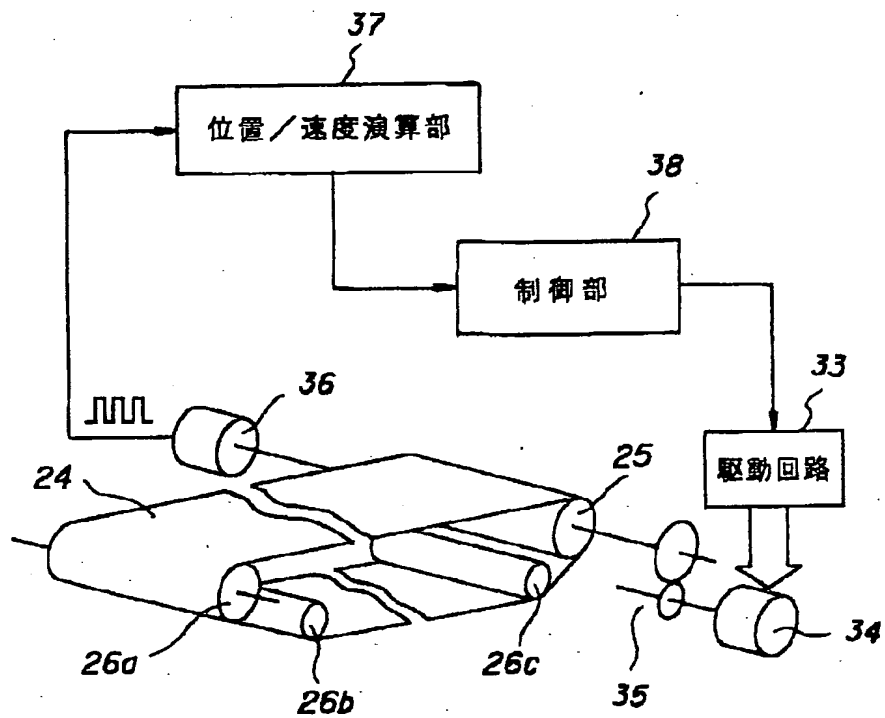
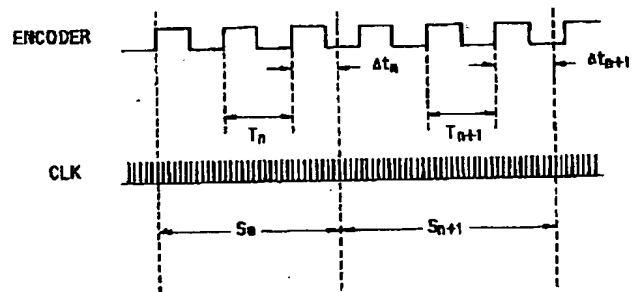
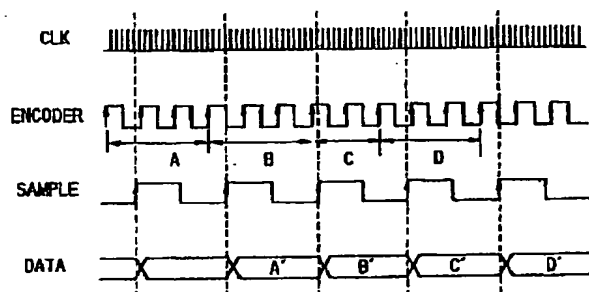


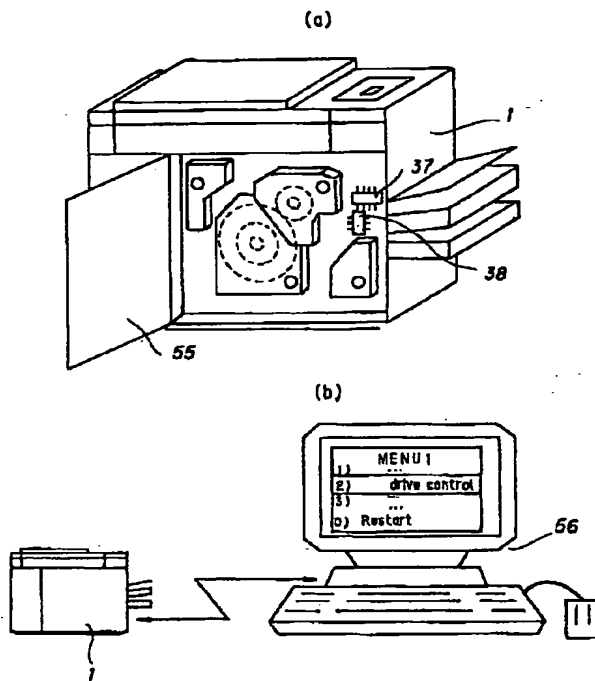
Figure 1 is a block diagram of a digital circuit. The circuit is divided into several main sections:

- Sample Pulse Path (43):** Receives a "サンプルパルス" (Sample Pulse) input. It consists of three D-type flip-flops (D-F/F) labeled 39, 40, and 41, connected in series. The output of the third flip-flop (41) is connected to an AND gate (42).
- Encode Pulse Path (46):** Receives an "エンコーダパルス" (Encoder Pulse) input. It consists of two D-type flip-flops (D-F/F) labeled 44 and 45, connected in series. The output of the second flip-flop (45) is connected to an AND gate (47).
- Central Processing Unit (48):** This section contains several key components:
 - クロックカウンタ (Clock Counter) 49:** Receives a clock signal and provides a common clock signal to the memory circuits (520-52n) and the encoder counter (50).
 - デコーダ (Decoder) 51:** Receives a signal from the sample pulse path and provides multiple outputs (Y0, Y1, Y2, ..., Yn) to the memory circuits (520-52n).
 - 記憶回路 (Memory Circuits) 520, 521, 522, ..., 52n:** A series of D-type flip-flops that store data. Each memory circuit has a D input, a clock input (CL), and a reset input (R).
 - データセレクタ (Data Selector) 53:** Receives signals from the memory circuits and the encoder counter (50) and provides a signal to the CPU (54).
 - CPU 54:** Receives data from the data selector and outputs a signal labeled "Xn, Vn".
- Encoder Counter (50):** Receives an "エンコーダパルス" input and provides a signal to the data selector (53).

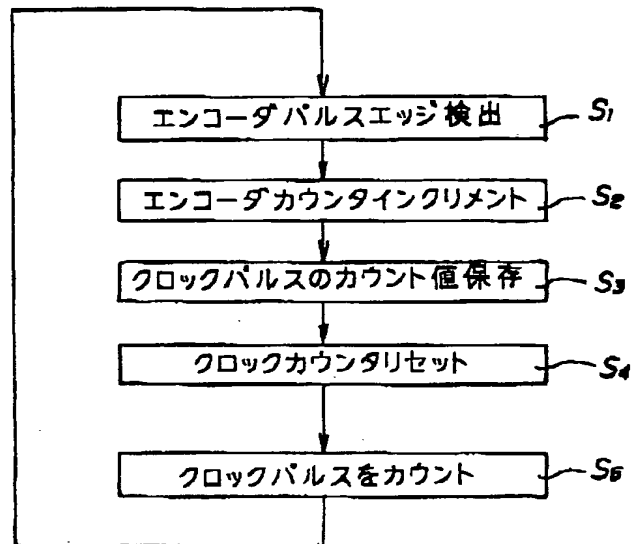
【図 15】



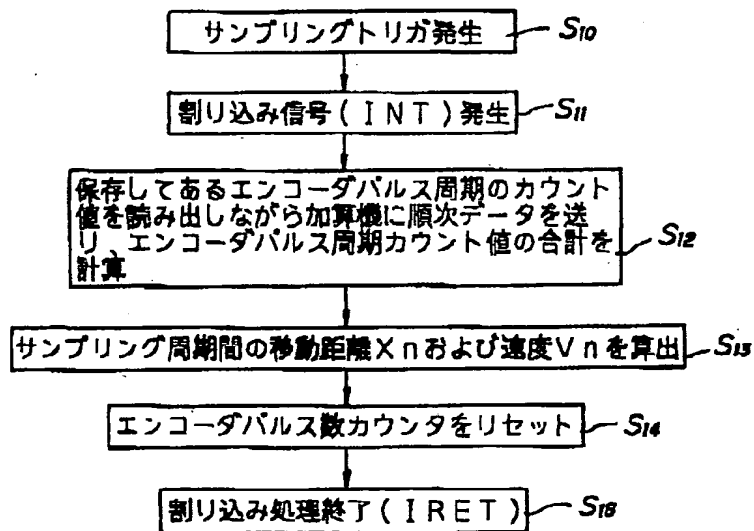
【図 4】



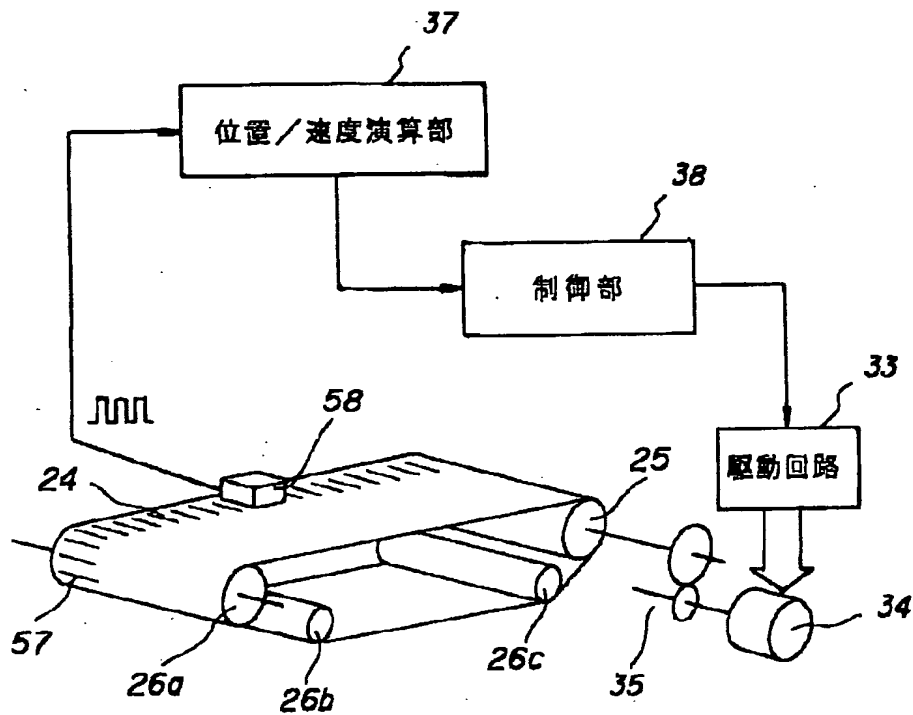
【図 6】



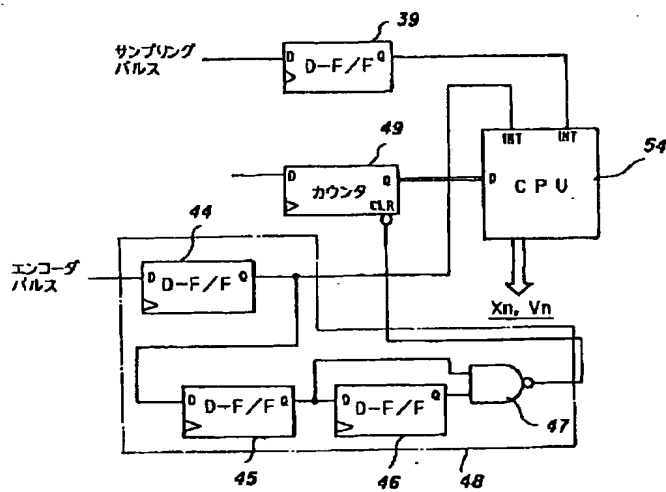
【図 7】



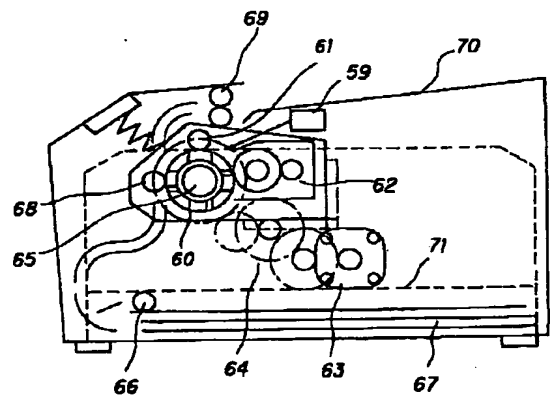
【図 8】



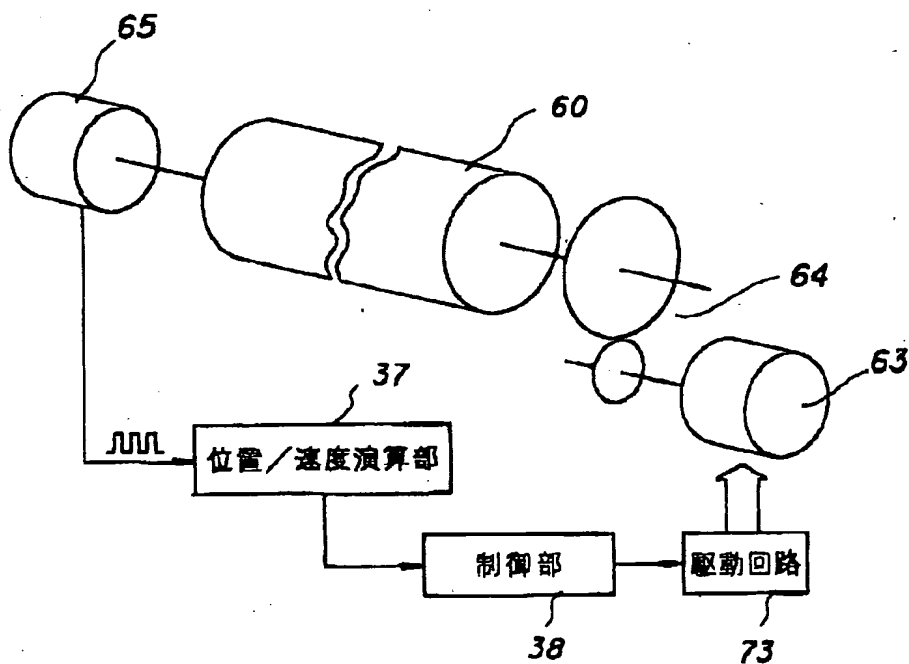
【図 9】



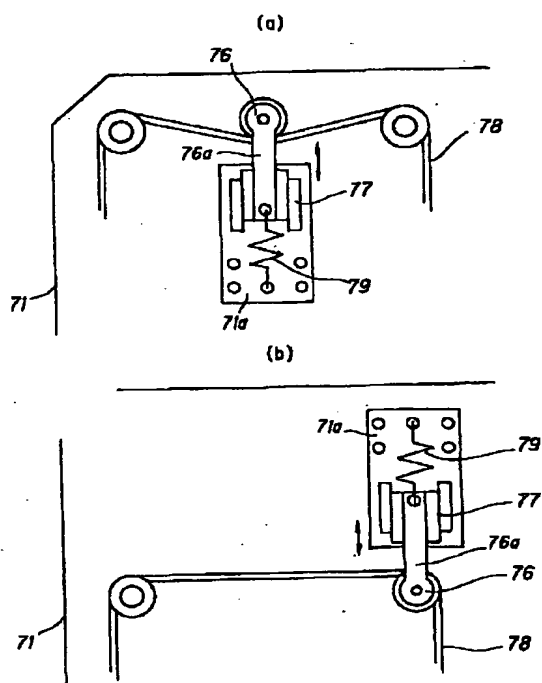
【図 10】



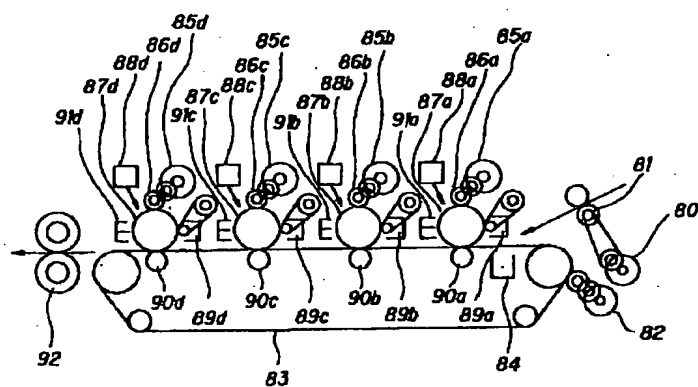
【図11】



【図12】



【図13】



【図 14】

